

SIMULADOR DIDÁTICO COM ARITMÉTICA, PROCESSADOR, MEMÓRIA E E/S PARA A DISCIPLINA DE ARQUITETURA DE COMPUTADORES: INTEGRANDO A MÁQUINA DE VON NEUMANN

Miguel Souza Portes 

Instituto Federal do Sudeste de Minas Gerais - miguelszportes@gmail.com

Loham Santos da Silva 

Instituto Federal do Sudeste de Minas Gerais - loham.silva@ifsudestemg.edu.br

Resumo: O ensino da disciplina de Arquitetura e Organização de Computadores frequentemente esbarra em dificuldades devido à abstração de seus conceitos e à falta de ferramentas integradas. Para suprir a carência de simuladores que unifiquem os componentes fundamentais de hardware, este estudo apresenta o Ambiente Educacional de Arquitetura de Computadores (AEAC). Trata-se de uma plataforma web desenvolvida para integrar as demonstrações interativas da máquina de von Neumann, englobando módulos de processador, memória e entrada/saída em uma única interface, e disponibilizada gratuitamente na web. A pesquisa possui natureza exploratória e aplicada, estruturada a partir do levantamento bibliográfico dos planos de ensino de universidades públicas de todas as 27 unidades federativas brasileiras, o que guiou a seleção e implementação do conteúdo. Após o desenvolvimento da aplicação web, conduziu-se um teste de usabilidade preliminar de caráter quantitativo e qualitativo em um cenário letivo autêntico, envolvendo uma amostra de 36 estudantes e 5 docentes. Os testes indicaram uma expressiva aceitabilidade do sistema, com a interface superando a marca de 80% de aprovação nos quesitos de clareza ergonômica e apelo visual. Conclui-se que o AEAC pode se mostrar promissor e viável para dinamizar as aulas, motivar alunos e conectar a teoria abstrata de baixo nível à prática visual.

Palavras-chave: Arquitetura de Computadores; Máquina de von Neumann; Simulador Educacional.

AN EDUCATIONAL SIMULATOR WITH ARITHMETIC, PROCESSOR, MEMORY, AND I/O FOR THE COMPUTER ARCHITECTURE COURSE: INTEGRATING THE VON NEUMANN MACHINE

Abstract: Teaching the Computer Architecture and Organization discipline frequently encounters challenges due to the high level of abstraction inherent in its concepts and a noticeable lack of integrated educational tools. To address the scarcity of simulators that unify fundamental hardware components, this study presents the Computer Architecture Educational Environment (AEAC). Developed as a completely free web-based platform, it is specifically designed to integrate interactive demonstrations of the von Neumann machine, seamlessly encompassing the processor, memory, and input/output mechanisms within a single cohesive interface. This research features both an exploratory and applied nature, structured around a comprehensive bibliographic survey of course syllabi from public universities across all 27 Brazilian federative units, a process that directly guided the selection and implementation of the educational content. Following the complete development of the web application, a preliminary quantitative and qualitative formative evaluation was conducted within an authentic classroom setting. This assessment involved a representative sample of 36 undergraduate students and 5 professors. Usability testing indicated a highly significant level of system acceptability, with the user interface surpassing an 80% approval rating in terms of ergonomic clarity and overall visual appeal. In conclusion,

the findings demonstrate that the AEAC possesses a high perceived pedagogical utility among its users. It acts as a highly promising and viable resource designed to invigorate classes, significantly motivate students, and effectively connect abstract, low-level theoretical foundations to hands-on visual practice.

Keywords: Computer Architecture; von Neumann Machine; Educational Simulator.

1. Introdução

Segundo Monteiro (2007), quando se estuda ou analisa um computador sob o ponto de vista de sua arquitetura, consideram-se seus elementos, o conjunto de instruções de um processador, o tamanho da palavra, os modos de endereçamento das instruções e o tipo e o tamanho dos dados manipulados pelo processador. O autor ainda ressalta o importante papel de John von Neumann no desenvolvimento dos computadores modernos, ao aprimorar, em 1943, a máquina de J. Eckert e J. Mauchly, consolidando o entendimento de que qualquer computador deve possuir, obrigatoriamente, três componentes básicos: processador, memória e entrada/saída.

Rodrigues et al. (2024) salientam que a disciplina de Arquitetura e Organização de Computadores é um componente curricular importante para os cursos de Ciência da Computação e outros dentro deste campo, porém alguns conceitos dessa disciplina podem ficar abstratos para alunos de graduação, devido às dificuldades de visualizar o real funcionamento dos objetos de estudo. Mendes et al. (2018) também apontam que se trata de uma das disciplinas mais desafiadoras, dado que exige o domínio de conteúdos complexos e abstratos.

Seguindo a necessidade de apoio educativo, os docentes utilizam simuladores para demonstrações. Apesar dos avanços e da variedade de simuladores existentes, como destacado na Seção 2, há uma lacuna no conjunto analisado: a falta de integração, nos simuladores existentes, dos três elementos da arquitetura de Von Neumann — processador, memória e entrada/saída — em uma única interface.

Diante desse cenário, este trabalho propõe o Ambiente Educacional de Arquitetura de Computadores - AEAC (<https://aeac-ensino.vercel.app/>), uma ferramenta educacional acessível aos alunos e professores da disciplina de Arquitetura de Computadores. Esta plataforma está disponível na web de forma gratuita e contém interfaces de simulações

visuais, onde o usuário irá interagir com botões e caixas de texto que lhe permitirão passar por etapas didáticas dos conceitos-chave de determinados tópicos vistos na disciplina, desde o ensino de aritmética binária até os componentes da Máquina de von Neumann, permitindo aos discentes uma melhor assimilação do conteúdo lecionado pelos docentes. Para o desenvolvimento desta ferramenta, foram implementadas duas etapas fundamentais para a contribuição deste trabalho: i) realização de uma pesquisa bibliográfica sobre os simuladores existentes, visando identificar as lacunas presentes no campo de estudo; ii) busca e coleta de informações das referências utilizadas nas principais universidades públicas das 27 unidades federativas brasileiras.

Este estudo propõe uma nova ferramenta didática em seu primeiro estágio, pois conta com conceitos fundamentais para a disciplina de Arquitetura de Computadores, e pensada para evoluir em trabalhos futuros. Desta maneira, visa-se contribuir para a bibliografia e para o apoio ao ensino sobre a máquina de Von Neumann. Busca-se, também, investigar em que medida as interfaces propostas atuam como facilitadores didáticos, sob a ótica de discentes e docentes, verificando se a solução é viável pedagogicamente ou não para lecionar conceitos abstratos da disciplina, de modo a pavimentar um caminho seguro e validado antes de sua posterior implementação em larga escala ou de aferições psicométricas de rendimento escolar.

Este trabalho está organizado da seguinte maneira: na Seção 2, apresentam-se os trabalhos relacionados; a Seção 3 aborda as etapas seguidas para a realização desta implementação; e, na Seção 4, é apresentada a aplicação. Os resultados obtidos em testes de usabilidade com a aplicação são discutidos na Seção 5; por fim, a conclusão e os trabalhos futuros serão abordados na seção seguinte.

2. Trabalhos Relacionados

Simuladores para o ensino de Arquitetura de Computadores em cursos da área de Ciência da Computação têm tido uma importância cada vez maior no cenário educacional, pois facilitam a transmissão do conhecimento de professores para alunos por meio de métodos dinâmicos. Na bibliografia, mesmo havendo uma gama de simuladores que

demonstrem os tópicos relacionados à Máquina de von Neumann, nota-se a ausência de integração desses conceitos em um conjunto analisado.

Concentrados no ensino de arquiteturas de processamento conhecidas, como o *Microprocessor without Interlocked Pipeline Stages* (MIPS, em português: microprocessador sem estágios intertravados de *pipeline*) e a *Advanced RISC Machine* (ARM), encontram-se alguns trabalhos relevantes. O trabalho de Felix, Pousa e Carvalho (2006) apresenta o DIMIPSS, plataforma desenvolvida em Java que visa demonstrar a simulação da execução das instruções do MIPS Monociclo. Já o VMARS, de Alves et al. (2015), apresenta o primeiro simulador para a extensão vetorial do MIPS32 com suporte completo ao conjunto de instruções da *MIPS SIMD Architecture* (MSA, em que SIMD designa *Single Instruction, Multiple Data*), utilizando uma demonstração visual baseada no simulador MARS. Rodrigues, Gonçalves e Filho (2024) apresentam o Aperture, um projeto que implementa uma arquitetura MIPS de 32 bits, abordando desde monociclo até pipelines, no simulador de circuitos digitais Logisim. Ainda dentro do escopo de processadores conhecidos, o SIMAEAC (VERONA; MARTINI; GONÇALVES, 2009) busca, através de instruções lógicas e aritméticas, manipulação de pilha e outras demonstrações, facilitar o primeiro contato do discente com o funcionamento do hardware, através da visualização da funcionalidade do Intel 8085. Bertazi, Auler e Borin (2014) propõem uma plataforma baseada na arquitetura ARMv7 para a prática da linguagem de montagem, e García et al. (2009) descrevem o p88110, um simulador que permite diferentes visualizações do processador, que progridem de um modelo serial simples (sem caches ou pipelines) até arquiteturas mais realistas com execução superescalar. Contudo, esses simuladores focam exclusivamente na demonstração de arquiteturas específicas de processador, sem integrar os tópicos de memória e entrada e saída, ou conceitos-chave para entendimento, além de exigirem instalação local.

Encontram-se também algumas ferramentas que demonstram processadores conceituais. O SEAC (BORGES et al., 2012) visa motivar o interesse dos alunos para a participação nas aulas, ao demonstrar, com animações gráficas, o funcionamento da Arquitetura de Ciclo de Instrução e do Pipeline, na qual é demonstrada uma lista das instruções disponíveis, descrições dos objetivos das instruções escolhidas e um espaço reservado para o visualizador da simulação, onde as microinstruções desta são exibidas passo

a passo. O Simus (SILVA; BORGES, 2016) oferece um ambiente integrado de desenvolvimento e de código aberto, permitindo edição, depuração e execução de código em linguagem de montagem do processador Sapiens, evolução do simulador Neanderwin e do processador NeanderX (SILVA, 2016). De forma semelhante, o Compsim (ESMERALDO; LISBOA, 2006) implementa a plataforma Mandacaru, composta pelo processador Cariri de 16 bits, explorando conceitos que variam de lógica digital básica à programação em linguagem de montagem. Apesar de buscarem reduzir a complexidade no ensino da disciplina, esses simuladores ainda são focados em processamento, ignorando a integração dos tópicos já citados.

Visualizando alguns outros componentes estudados na disciplina, encontram-se: o OpenCL (PEREIRA; SOUZA; MORENO, 2013), que apresenta uma plataforma de programação de arquiteturas heterogêneas, que podem ser formadas por coleções de Unidades Centrais de Processamento (CPUs), Unidades de Processamento Gráfico (GPUs) e outros dispositivos computacionais organizados em uma única arquitetura, utilizando a arquitetura OpenCL. Já Vieira et al. (2023) apresentaram uma abordagem de ensino voltada ao estudo da hierarquia de memória e dos princípios de localidade espacial e temporal utilizando o simulador Amnesia. O estudo demonstrou como o uso do simulador auxilia estudantes de graduação na visualização e exploração de conceitos abstratos da hierarquia de memória. Tais ferramentas cumprem seu papel didático, porém, como nos outros trabalhos citados, não possuem integração com outros tópicos da máquina de von Neumann, além de serem específicas para cada componente de estudo. Além disso, tanto o docente quanto o discente devem instalar mais de um software, sem integração visual entre si, para conectar os diversos conteúdos relacionados.

Os simuladores abordados nesta seção apresentavam funcionalidades didáticas para o ensino de Arquitetura de Computadores; entretanto, essas ferramentas focavam em conteúdos específicos da disciplina, sem integração, como mostra o Quadro 1. Percebe-se que nenhuma delas engloba, em uma única aplicação, os tópicos de processador, memória e entrada e saída. Salienta-se também a dificuldade de acesso a essas ferramentas, seja por utilizarem ferramentas legadas (como o *flash*, por exemplo) ou por necessitarem de instalação local.

Diante desse cenário, este trabalho propõe o desenvolvimento da ferramenta didática AEAC para possibilitar a integração dos conceitos fundamentais dos componentes da arquitetura de Von Neumann e da disciplina de Arquitetura de Computadores, representados visualmente através de simulações interativas, focando no funcionamento prático e geral dos tópicos abordados. Detalhes da ferramenta são discutidos na Seção 4.

Quadro 1 – Comparação entre simuladores didáticos para a disciplina de Arquitetura de Computadores

Ferramentas	Conteúdos abordados			Acesso
	Processador	Memória	E/S	
DIMIPSS (FELIX; POUSA; CARVALHO, 2006)	✓	--	--	Requer <i>runtime</i>
VMARS (ALVES et al., 2015)	✓	--	--	Requer <i>runtime</i>
Aperture (RODRIGUES; GONÇALVES; FILHO, 2024)	✓	--	--	Desktop only
SIMAEAC (VERONA; MARTINI; GONÇALVES, 2009)	✓	--	--	Desktop only
Bertazi, Auler e Borin (2014)	✓	--	--	Desktop only
p88110 (GARCÍA et al., 2009)	✓	--	--	Desktop only
SEAC (BORGES et al., 2012)	✓	--	--	Desktop only
Simus (SILVA; BORGES, 2016)	✓	--	--	Desktop only
Compsim (ESMERALDO; LISBOA, 2006)	✓	--	--	Desktop only
OpenCL (PEREIRA; SOUZA; MORENO, 2013)	✓	--	--	Desktop only
Amnesia (VIEIRA et al., 2023)	--	✓	--	Desktop only
Este trabalho	✓	✓	✓	Web-only

Fonte: Elaborado pelos autores.

3. Metodologia

A pesquisa realizada neste trabalho é classificada como exploratória, com os objetivos de: i) buscar evidências das plataformas existentes para o ensino de Arquitetura de Computadores, através de uma revisão da literatura; e ii) coletar, em amplitude nacional, informações a respeito dos currículos bibliográficos que norteiam o ensino deste componente, presente em diversas matrizes curriculares. Além disso, a pesquisa caracteriza-se como aplicada, pois apresenta uma plataforma que propõe integrar e representar visualmente os tópicos gerais e conceituais da disciplina de Arquitetura de Computadores, com base na Máquina de von Neumann. Quanto aos métodos de avaliação, a pesquisa possui abordagem qualitativa. As etapas seguidas para o desenvolvimento deste trabalho sucederam-se na seguinte ordem: i) Revisão da literatura; ii) Análise de Bibliografias das Universidades Brasileiras; iii) Desenvolvimento do Simulador; e iv) Realização de testes.

3.1. Revisão da Literatura

Buscou-se nesta etapa a análise das ferramentas didáticas existentes voltadas para o ensino dos tópicos abordados nas disciplinas de Arquitetura ou Organização de Computadores, através da revisão da literatura. A busca derivou das bases indexadas: Scielo, IEEE Xplore, ACM Digital Library, Springer, SBC OpenLib e Google Scholar, contando com a seguinte string de busca (para inglês e português):

("Arquitetura de Computadores" OR "Organização de Computadores") AND ("Simulador" OR "Ferramenta" OR "Plataforma") AND ("Educacional") AND ("Interativo").

Para nortear a seleção de trabalhos relacionados, foram incluídos apenas os artigos que foram publicados entre 2000 e 2025 e que proponham ferramentas computacionais didáticas para a representação dos tópicos abordados nas disciplinas de Arquitetura ou Organização de Computadores, e excluídos os trabalhos que não tem relação explícita com a área de estudo. Diante desses critérios, a busca por artigos nas bases indexadas retornou 52 artigos resultantes, dos quais foram utilizados 13 artigos científicos que atendiam aos critérios de inclusão e não continham duplicatas, como base para a visão sobre a área estudada, e as tecnologias abordadas na Seção 2.

3.2. Coleta e Análise das Bibliografias

Nesta etapa, realizou-se uma pesquisa documental sobre as principais bibliografias utilizadas nas ementas dos cursos de Ciência da Computação de instituições brasileiras. O objetivo primordial dessa etapa é identificar quais são os principais tópicos e autores abordados nos cursos, para que essas especificidades sejam inseridas na ferramenta. Como critério para a seleção das universidades, foi selecionada ao menos uma universidade pública por estado e Distrito Federal brasileiro, que oferece o curso de Ciência da Computação. A seleção foi realizada por sorteio aleatório, utilizando uma ferramenta digital de geração de números aleatórios entre 1 e 27, cada um representando uma universidade, como forma de isentar o processo de escolha. Em seguida, selecionaram-se os Planos Pedagógicos de Cursos (PPCs) das graduações selecionadas.

Através dos PPCs encontrados, com o objetivo de verificar quais bibliografias são as mais utilizadas, coletaram-se os títulos e autores das bibliografias básicas das disciplinas. Com os dados obtidos, categorizou-se quantitativamente essas bibliografias, o que pode ser visualizado no Quadro 2.

Quadro 2 – Frequência de Referências Bibliográficas por Autor e Título

Autor	Título	UF	Quantidade
David A. Patterson, John L. Hennessy	Organização e Projeto de Computadores: A Interface Hardware/Software	USP, UFOP, UERJ, UNB, UFSC, UFPR, UFBA, UFES, UFAL, UFAM, UNIFAP, UFC, UFMA, UFMS, UFPB, UFPE, UFRN, UFRR, UFS.	19
William Stallings	Arquitetura e Organização de Computadores	UFOP, UNB, UFBA, UFAC, UNIFAP, UFC, UFG, UFMA, UFMS, UFMT, UFPB, UFPI, UFRN, UNIR, UFRR, UFS, UFTO.	17
Andrew S. Tanenbaum	Organização Estruturada de Computadores	UFOP, UNB, UFBA, UFES, UFAL, UNIFAP, UFC, UFG, UFMT, UFPB, UFPE, UFRN, UNIR, UFRR, UFS.	15
John L. Hennessy, David A. Patterson	Arquitetura de Computadores: Uma Abordagem Quantitativa	UFPR, UFBA, UFAM, UFC, UFMA, UFPB, UFTO, UFS.	8
Mário A. Monteiro	Introdução à Organização de Computadores	UFAC, UFTO, UFS, UFC.	4

Raul Fernando Weber	Fundamentos de Arquitetura de Computadores	UFRGS, UFC, UFAC.	3
Linda Null, Julia Lobur	Princípios Básicos de Arquitetura e Organização de Computadores	UFAM, UFC, UFMS.	3

Fonte: Elaborado pelos autores.

Observa-se que as obras dos autores Patterson e Hennessy (2017), Stallings (2017) e Tanenbaum e Austin (2013) apresentaram maior frequência de utilização nas universidades públicas. Essa base bibliográfica foi utilizada como referência para o desenvolvimento inicial dos módulos da plataforma, contemplando alguns dos principais tópicos e conceitos abordados nessas obras.

3.3. Desenvolvimento da Ferramenta Educacional

Após a análise das bibliografias, foi realizado o desenvolvimento da ferramenta educacional. Como diferencial em relação aos trabalhos relacionados, buscou-se integrar interfaces que representassem os principais conceitos relacionados à arquitetura de Von Neumann, como conceitos ligados ao processador, à memória e aos dispositivos de entrada/saída, além de conteúdos da disciplina, como aritmética binária, visando demonstrá-los com base na bibliografia selecionada, proporcionando, assim, uma compreensão geral do tópico abordado.

Para fins de disponibilidade e acessibilidade, o projeto foi desenvolvido utilizando o Node.js (OpenJS Foundation, 2026) e o Express (StrongLoop, 2026) como ferramentas principais, e, para as animações visuais que formam as simulações, foi utilizada a biblioteca Anime.js (Garnier, 2026). Mais detalhes da implementação serão fornecidos na Seção 4.

3.4. Realização de Testes

Os testes implementados estruturaram-se por meio de um estudo de caso de natureza quantitativa, por meio de um formulário, aplicado em um cenário autêntico de sala de aula, durante as atividades regulares de duas Instituições Federais de Ensino. A investigação envolveu uma amostra de 41 colaboradores, divididos entre docentes especialistas e

discentes devidamente matriculados na componente curricular. A estratégia concentrou-se em um diagnóstico de usabilidade e de utilidade pedagógica percebida, estabelecendo uma linha de base sobre a viabilidade da ferramenta, antes de sua distribuição massiva. Os achados decorrentes dessa etapa prática e suas respectivas interpretações são detalhados na Seção 5.

3.5. Cuidados Éticos

A presente pesquisa envolveu a participação de seres humanos, por meio da aplicação de testes e questionários com docentes e discentes. Dessa forma, o estudo seguiu os princípios éticos estabelecidos pelas Resoluções nº 466/2012 e nº 510/2016 do Conselho Nacional de Saúde (CNS), garantindo a confidencialidade, o anonimato e a participação voluntária dos participantes. O projeto foi submetido e aprovado pelo Comitê de Ética em Pesquisa (CEP), sob o parecer nº 8.239.241 e CAAE nº 89973325.5.0000.5588.

4. Apresentação da Ferramenta Educacional

Com a finalidade de oferecer simulações visuais e interativas dos principais tópicos da disciplina de Organização de Computadores, o Ambiente Educacional de Arquitetura de Computadores - AEAC (<https://aeac-ensino.vercel.app/>) foi desenvolvido como uma aplicação web, sendo acessível em qualquer desktop.

Como exemplificado na Figura 1, a aplicação possui, como página inicial, uma lista com os conteúdos principais da disciplina. Ao clicar em algum dos temas, os subtópicos são exibidos, com um botão que redireciona para uma página de simulação, focada em transformar o conceito teórico da bibliografia em formas visuais, com sequência de funcionamento passo a passo.

Figura 1 – Interface inicial da plataforma AEAC



Fonte: Elaborado pelos autores.

Antes de simular os tópicos fundamentais da Máquina de von Neumann, entrada, processamento, armazenamento e saída, têm-se: i) Aritmética Computacional, na qual visualiza-se como são feitas as operações de adição, subtração e multiplicação binária, e também como ocorre a conversão de bases numéricas, como de bit para byte; ii) Representação de dados na memória, contemplando o funcionamento dos complementos de 1 e de 2, e também da representação de ponto flutuante.

4.1. Processador

Neste tópico, é possível visualizar: i) o esquema do processador, que apresenta o seu ciclo de instrução; ii) a simulação de uma instrução de máquina e como ela se comporta no ciclo; e iii) a demonstração do funcionamento da técnica de Pipeline. A Figura 2 mostra como um código-fonte se comportaria em um ciclo de instrução específico, e onde os dados seriam armazenados em registradores da UCP, em cada etapa do ciclo.

Simulador do Ciclo de Instrução

Considere o código abaixo como exemplo para a nossa simulação:

```

// variáveis carregadas
(int a = 10);
(int b = 20);
int res = a + b;
System.out.println(res);

```

Agora, considere que este código está armazenado na Memória Principal da maneira como está na tabela abaixo:

Endereço	Conteúdo
100	a = 10
101	b = 20
102	res = a + b
103	Print(res)

Clique em "Próximo Passo" para pulsar o Clock e iniciar o Ciclo de Instrução.

Início

Busca Instrução

Interpretação

Busca Operandos

Execução (ULA)

Escrita Resultado

ULA

ACC
Acumulador
8 bits

PC

RDM

REM

RI

Decodificador de Instruções

UC

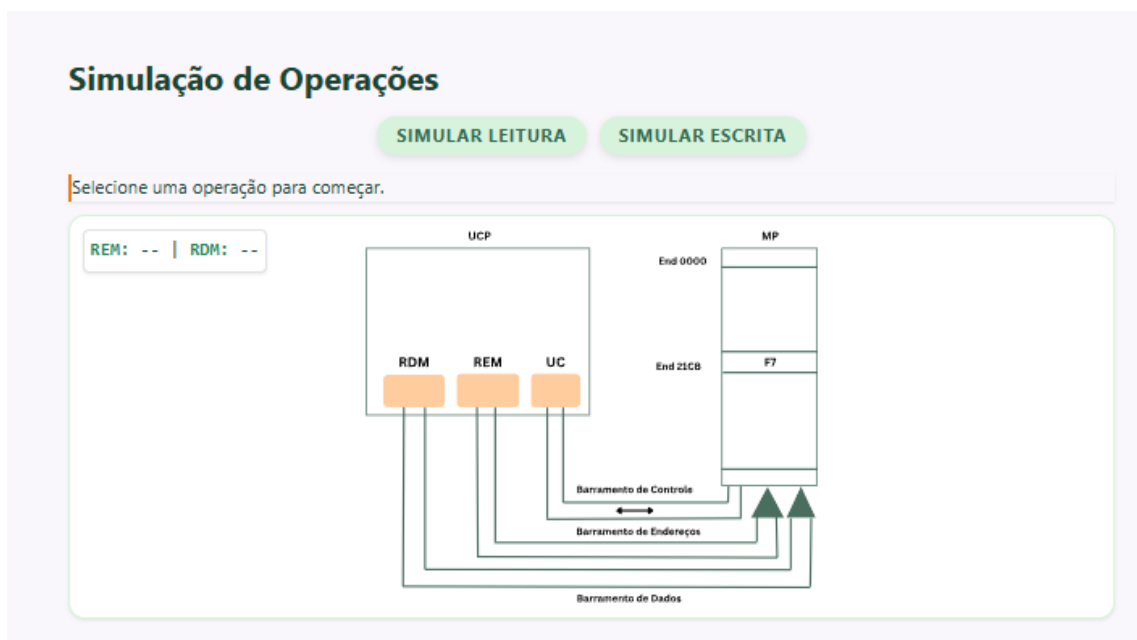
Reiniciar

Próximo Passo

4.2. Memória

12

Figura 3 - Interface do AEAC demonstrando uma simulação de operação de escrita na memória principal

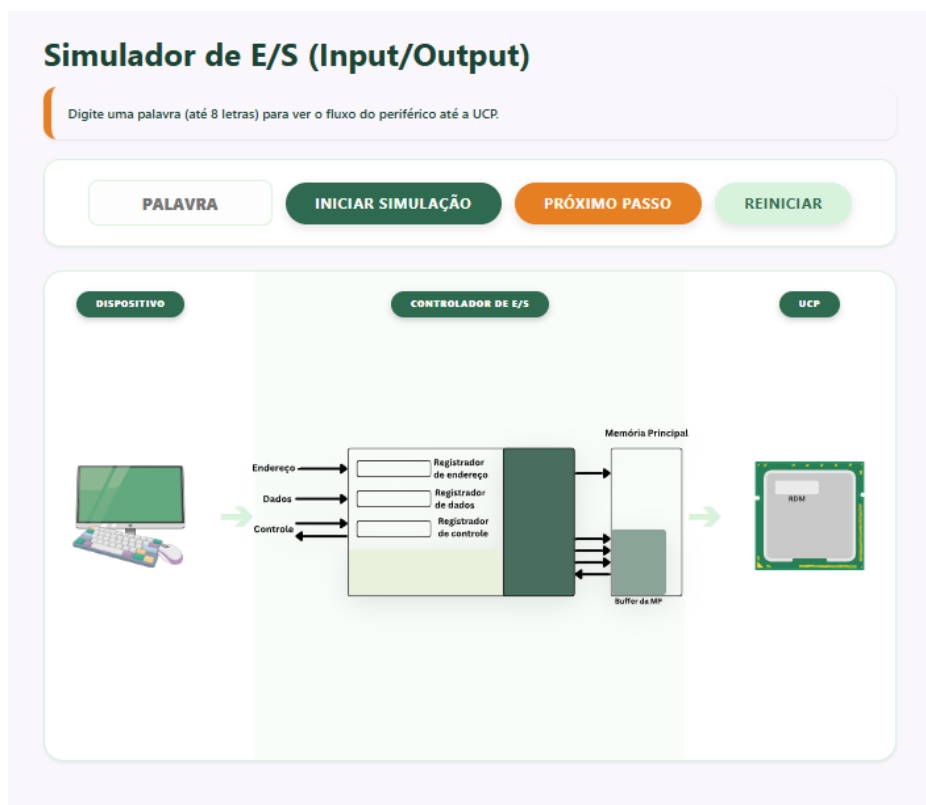


Fonte: Elaborado pelos autores.

4.3. Entrada e Saída

Na seção de Entrada e Saída, pode-se visualizar como funciona o Controlador de Entrada e Saída, dispositivo responsável pela transferência de dados com os periféricos. Como exemplificado na Figura 4, o discente digitará um valor, e será demonstrado, de forma genérica, como é realizado o fluxo de dados em um dispositivo computacional real.

Figura 4 - Interface do AEAC demonstrando uma simulação do Controlador de E/S



Fonte: Elaborado pelos autores.

5. Resultados

O teste de usabilidade da ferramenta foi realizado com participantes de duas instituições federais de ensino, incluindo 36 discentes da área de Computação que cursam a disciplina e 5 docentes que lecionam ou lecionaram a disciplina. Todos os participantes consentiram sua participação ao assinarem o Termo de Consentimento Livre e Esclarecido (TCLE) e cumpriram as duas etapas definidas: i) a compreensão e utilização da ferramenta; ii) o preenchimento de um questionário para a avaliação da usabilidade.

A execução do experimento ocorreu de forma integrada ao cronograma letivo da disciplina, aproveitando os tópicos programáticos ministrados pelo professor no decorrer do período de avaliação. Durante as sessões práticas, os discentes operaram diretamente os recursos vinculados ao módulo em análise, enquanto as demais funcionalidades e componentes da plataforma foram explorados coletivamente por meio de debates e dinâmicas interativas mediadas em sala de aula.

Quanto à primeira etapa, os participantes foram instruídos a utilizar os módulos da plataforma com a orientação da equipe de pesquisa. Em seguida, responderam a um formulário de perguntas e respostas baseado na escala Likert, no qual puderam indicar alguns critérios de usabilidade da ferramenta e seu potencial impacto pedagógico.

O formulário não foi baseado diretamente em um único questionário padronizado, como o *System Usability Scale* (SUS), o *Technology Acceptance Model* (TAM) ou o *User Experience Questionnaire* (UEQ), embora alguns dos aspectos contemplados apresentem correspondência conceitual com dimensões abordadas por esses instrumentos. A construção dos itens buscou contemplar diferentes dimensões da experiência dos estudantes, incluindo organização e clareza das informações, interface gráfica e usabilidade, dificuldades técnicas, satisfação e aceitação, utilidade percebida, intenção de reutilização, contribuição para a compreensão dos conceitos, relação entre teoria e prática, motivação e contribuição das representações gráficas para a aprendizagem.

O questionário foi composto por questões fechadas, respondidas em escala Likert de cinco pontos, variando de 1 (“Discordo totalmente”) a 5 (“Concordo totalmente”). Os itens foram elaborados e revisados pelos pesquisadores envolvidos no projeto, considerando sua clareza, pertinência e relação com os objetivos da avaliação, não sendo realizada, entretanto, uma validação psicométrica formal do instrumento. Conforme apresentado no Quadro 3, os resultados obtidos demonstram aceitação da ferramenta educacional pelos discentes, evidenciando avaliações predominantemente positivas em todos os aspectos analisados. Em relação à usabilidade, observou-se que a maioria dos participantes considerou o sistema fácil de usar, com funcionalidades bem organizadas, informações claras e interface gráfica visualmente agradável. Destaca-se ainda o baixo índice de dificuldades técnicas relatadas durante a utilização da ferramenta. Quanto à experiência geral de uso, os dados indicam um alto nível de satisfação dos estudantes, bem como o atendimento às expectativas em relação aos recursos disponibilizados. A intenção de reutilização do sistema também apresentou percentual elevado, sugerindo boa aceitação da ferramenta no contexto educacional.

No âmbito pedagógico, os estudantes perceberam a ferramenta como útil para compreender os conceitos abordados, auxiliando na relação entre teoria e prática e

facilitando o entendimento por meio das representações gráficas dos processos. Além disso, os estudantes relataram maior motivação para a aprendizagem e perceberam as aulas como mais dinâmicas e interessantes com o uso da ferramenta.

Quadro 3 – Respostas dos discentes ao questionário de avaliação do AEAC. Escala: 1 = Discordo totalmente; 2 = Discordo parcialmente; 3 = Nem concordo nem discordo; 4 = Concordo parcialmente; 5 = Concordo totalmente.

Perguntas	1	2	3	4	5
As funcionalidades estão bem organizadas.	0%	0%	2,78%	27,78%	69,44%
As informações apresentadas são claras e compreensíveis.	0%	2,78%	2,78%	25%	69,44%
A interface gráfica do sistema é agradável visualmente.	0%	2,78%	2,78%	8,33%	88,8%
Tive dificuldades técnicas durante o uso do sistema.	80,56%	8,33%	8,33%	0%	2,78%
Considero que a experiência geral de uso foi satisfatória.	0%	0%	0%	16,67%	83,33%
Os recursos e funcionalidades atenderam às minhas expectativas.	0%	0%	8,33%	11,1%	80,56%
Eu utilizaria novamente este sistema.	0%	2,78%	8,33%	8,33%	80,56%
A ferramenta ajudou a entender melhor os conceitos abordados.	0%	0%	2,78%	16,67%	80,56%
A relação entre teoria e prática ficou mais clara com o uso da ferramenta.	0%	0%	2,78%	16,67%	80,56%
Senti-me mais motivado(a) a aprender utilizando esta ferramenta.	0%	0%	13,89%	13,89%	72,22%
A representação gráfica dos processos facilitou minha compreensão.	0%	0%	0%	19,44%	80,56%
O uso da ferramenta tornou a aula mais dinâmica e interessante.	0%	0%	0%	8,33%	91,67%
Considero que a ferramenta é útil para o processo de ensino-aprendizagem.	0%	0%	0%	2,78%	97,22%

Fonte: Elaborado pelos autores.

Como citado anteriormente, houve a aplicação do questionário para 5 docentes que lecionam ou lecionaram a disciplina de Arquitetura de Computadores. Apesar do número reduzido de docentes participantes, destaca-se que, em muitos cursos da área de Computação, a disciplina de Arquitetura ou Organização de Computadores é ministrada por um número limitado de professores, geralmente entre um e dois docentes por instituição. Além disso, para avaliações de usabilidade, estudos clássicos da área, como os de Nielsen

(1993), indicam que pequenos grupos de participantes podem ser suficientes para identificar a maior parte dos problemas de interação e usabilidade em sistemas computacionais.

Como apresentado no Quadro 4, a ferramenta educacional foi considerada pedagogicamente relevante e alinhada às ementas da disciplina. Os professores destacaram o potencial do sistema para complementar práticas tradicionais de ensino, especialmente em conteúdos abstratos que demandam maior esforço de visualização por parte dos alunos, além de poder atuar como um recurso de apoio em aulas expositivas e práticas, contribuindo com o engajamento dos estudantes.

Quadro 4 – Respostas dos 5 docentes ao questionário de avaliação do AEAC. Escala: 1 = Discordo totalmente; 2 = Discordo parcialmente; 3 = Nem concordo nem discordo; 4 = Concordo parcialmente; 5 = Concordo totalmente.

Pergunta	1	2	3	4	5
As funcionalidades estão bem organizadas.	0%	0%	0%	0%	100%
As informações apresentadas são claras e compreensíveis.	0%	0%	0%	40%	60%
A interface gráfica do sistema é agradável visualmente.	0%	0%	0%	0%	100%
Tive dificuldades técnicas durante o uso do sistema.	100%	0%	0%	0%	0%
Considero que a experiência geral de uso foi satisfatória.	0%	0%	0%	0%	100%
Os recursos e funcionalidades atenderam às minhas expectativas.	0%	0%	0%	0%	100%
Eu utilizaria novamente este sistema.	0%	0%	0%	0%	100%
A ferramenta é adequada para auxiliar no ensino dos conceitos abordados.	0%	0%	0%	0%	100%
A ferramenta tem potencial para melhorar o processo de ensino-aprendizagem.	0%	0%	0%	0%	100%
A ferramenta facilita a visualização de conceitos abstratos ou complexos.	0%	0%	0%	0%	100%
A ferramenta pode contribuir para a redução de dificuldades de aprendizagem dos estudantes.	0%	0%	0%	0%	100%
Os recursos apresentados pela ferramenta são pedagogicamente relevantes para a disciplina.	0%	0%	0%	0%	100%
O AEAC possui potencial para ser integrado a outras estratégias e recursos didáticos utilizados pelo professor.	0%	0%	0%	0%	100%

Fonte: Elaborado pelos autores.

6. Conclusão

Este estudo introduziu o Ambiente Educacional de Arquitetura de Computadores - AEAC, uma solução projetada para servir como suporte didático a docentes na condução de componentes curriculares voltados à Arquitetura de Computadores. A iniciativa oferece uma alternativa para a convergência e experimentação prática de fundamentos teóricos da disciplina. Ao consolidar esse ecossistema instrucional em um ambiente web unificado, a proposta visa mitigar o isolamento de ferramentas e enriquecer a mediação desses conteúdos em sala de aula.

O diagnóstico experimental conduzido em ambiente letivo autêntico sinalizou viabilidade didática da ferramenta. Os dados quantitativos revelaram que a aprovação da interface superou o limiar de 80% entre os colaboradores nos quesitos de clareza ergonômica e apelo visual, apontando que o simulador atuou de forma promissora como um elo entre a teoria de baixo nível e a prática visual. Sob a ótica do corpo docente, os indicadores sugerem que o sistema possui potencial para impulsionar o engajamento dos estudantes e apoiar a abstração lógica dos circuitos e fluxos de dados, embora tais achados correspondam às impressões colhidas nesta fase preliminar de investigação.

Vale destacar, como uma limitação, que esta etapa concentrou-se estritamente na validação dos requisitos de interação, na percepção de utilidade pedagógica e na aceitabilidade do sistema por parte dos usuários. Adicionalmente, os achados estão circunscritos a uma amostra localizada de participantes e a um período delimitado de exposição durante as dinâmicas de uma única disciplina. Consequentemente, este ciclo investigativo prescinde de avaliações de desempenho tradicionais aplicadas antes e após o uso da plataforma para quantificar a retenção de conteúdo. O propósito central limitou-se a homologar a prontidão de uso e o nível de receptividade da plataforma no ecossistema acadêmico, estabelecendo as bases necessárias para investigações subsequentes.

Evidencia-se que o AEAC não se posiciona como um artefato finalizado ou exaustivo para a área de hardware. Esta iteração inicial buscou contemplar, de maneira abrangente, o núcleo programático compartilhado pelas matrizes curriculares analisadas. Desse modo, o refinamento da arquitetura do software dar-se-á de forma contínua, balizado pelos feedbacks

qualitativos coletados. Como desdobramentos futuros, preveem-se a implementação de módulos de outros componentes curriculares da disciplina, esquema de gerência administrativa, a elaboração de guias instrucionais e tutoriais integrados, além da execução de novos ciclos avaliativos de longo prazo para mensurar, de forma isolada, a eficácia instrucional da solução na retenção de conhecimento.

7. Agradecimentos

Os autores agradecem ao Instituto Federal de Educação, Ciência e Tecnologia do Sudeste de Minas Gerais (IF Sudeste MG), por meio da Pró-Reitoria de Pesquisa, Pós-Graduação e Inovação (PROPI), e à Fundação de Amparo à Pesquisa do Estado de Minas Gerais (FAPEMIG), pelo apoio financeiro e institucional à realização desta pesquisa, viabilizado por meio do Edital nº 09/2025 – PIBIC/IF Sudeste MG.

8. Declaração sobre o uso de Inteligência Artificial

Declara-se a utilização da ferramenta Gemini para revisão textual, verificação de conformidade com as regras do template e apoio à identificação de melhorias na aplicação web e em seus módulos. Os autores revisaram o conteúdo produzido e assumem responsabilidade integral pelo texto, pelos métodos e pelos resultados apresentados.

Referências

- ALVES, Fredy A. M. *et al.* Ensinando Arquiteturas Vetoriais Utilizando um Simulador de Instruções MIPS. **International Journal of Computer Architecture Education**, v. 4, n. 1, p. 9–12, dez. 2015.
- BERTAIZI, Gabriel Krisman; AULER, Rafael; BORIN, Edson. Uma plataforma para o ensino de organização de computadores e linguagem de montagem. **International Journal of Computer Architecture Education**, v. 3, n. 1, p. 13–16, dez. 2014.
- BORGES, Erick Vagner Cabral de Lima *et al.* SEAC: Um Simulador Online para Ensino de Arquitetura de Computadores. In: WORKSHOP SOBRE EDUCAÇÃO EM ARQUITETURA DE COMPUTADORES (WEAC), 2012, Petrópolis. **Anais...** Porto Alegre: SBC, 2012.
- ESMERALDO, Guilherme A.; LISBOA, Edson Barbosa. Uma Ferramenta para Exploração do Ensino de Organização e Arquitetura de Computadores. **International Journal of Computer Architecture Education**, v. 6, p. 68–75, 2017.

FELIX, Ariane F.; POUSA, Christiane V.; CARVALHO, Milene B. DIMIPSS: Um simulador didático e interativo do MIPS. In: WORKSHOP SOBRE EDUCAÇÃO EM ARQUITETURA DE COMPUTADORES (WEAC), 2006, Ouro Preto. **Anais...** Porto Alegre: SBC, 2006.

GARCÍA, M. I. *et al.* p88110: A graphical simulator for computer architecture and organization courses. **IEEE Transactions on Education**, v. 52, n. 2, p. 248-256, 2009.

GARNIER, Julian. **Anime.js**: JavaScript animation engine. Versão 3.2.1. [S. l.]: Julian Garnier, 2026. Disponível em: <https://animejs.com>. Acesso em: 27 set. 2026.

MENDES, C. S. R. *et al.* Uma Abordagem Integrada de Hardware e Software para o Ensino de Organização e Arquitetura de Computadores. In: SIMPÓSIO BRASILEIRO DE INFORMÁTICA NA EDUCAÇÃO (SBIE), 29., 2018. **Anais...** 2018. p. 1711.

MONTEIRO, M. A. **Introdução à Organização de Computadores**. 5. ed. Rio de Janeiro: LTC, 2007.

NIELSEN, Jakob. **Usability engineering**. San Diego: Morgan Kaufmann, 1993.

OPENJS FOUNDATION. **Node.js**: JavaScript runtime built on Chrome's V8 JavaScript engine. San Francisco: OpenJS Foundation, 2026. Disponível em: <https://nodejs.org>. Acesso em: 27 set. 2026.

PATTERSON, D. A.; HENNESSY, J. L. **Organização e Projeto de Computadores: A Interface Hardware/Software**. 5. ed. Rio de Janeiro: Elsevier / LTC, 2017.

PEREIRA, Fábio D.; SOUZA, Allan M. de; MORENO, Edward David. OpenCL: uma Alternativa para o Ensino de Arquitetura de Computadores. **International Journal of Computer Architecture Education**, v. 2, n. 1, p. 1–4, dez. 2013.

RODRIGUES, Christofer; GONÇALVES, Rogério Aparecido; FILHO, João Fabrício. Processador MIPS Implementado em Simulador Visual para uso na Educação. **International Journal of Computer Architecture Education**, v. 13, n. 1, p. 33–42, dez. 2024.

SILVA, Gabriel P.; BORGES, José Antônio dos S. NeanderWin - Um Simulador Didático para uma Arquitetura do Tipo Acumulador. In: WORKSHOP SOBRE EDUCAÇÃO EM ARQUITETURA DE COMPUTADORES (WEAC), 2006, Ouro Preto. **Anais...** Porto Alegre: SBC, 2006.

SILVA, Gabriel P.; BORGES, José Antônio dos S. SimuS: Um Simulador Para o Ensino de Arquitetura de Computadores. **International Journal of Computer Architecture Education**, v. 5, n. 1, p. 7–12, dez. 2016.

STALLINGS, W. **Arquitetura e Organização de Computadores**. 10. ed. São Paulo: Pearson Education do Brasil, 2017.

STRONGLOOP. **Express: fast, unopinionated, minimalist web framework for Node.js**. [S. l.]: StrongLoop / OpenJS Foundation, 2026. Disponível em: <https://expressjs.com>. Acesso em: 27 set. 2026.

TANENBAUM, A. S.; AUSTIN, T. **Organização Estruturada de Computadores**. 6. ed. São Paulo: Pearson Prentice Hall, 2013.

VERONA, André Barbosa; MARTINI, João Angelo; GONÇALVES, Tiago Lopes. SIMAEAC: um simulador acadêmico para ensino de arquitetura de computadores. **Varia Scientia**, v. 9, n. 16, p. 139–148, dez. 2009.

VIEIRA, Danielle D. *et al.* Aprendendo Hierarquia de Memória e a Exploração das Localidades Espacial e Temporal com o Simulador Amnesia. **International Journal of Computer Architecture Education**, v. 12, n. 2, p. 1–10, dez. 2023.

WEBER, Raul Fernando. **Fundamentos de Arquitetura de Computadores**. 4. ed. Porto Alegre: Bookman, 2012.



This work is licensed under a Creative Commons Attribution-NonCommercial 4.0 International (CC BY-NC 4.0).